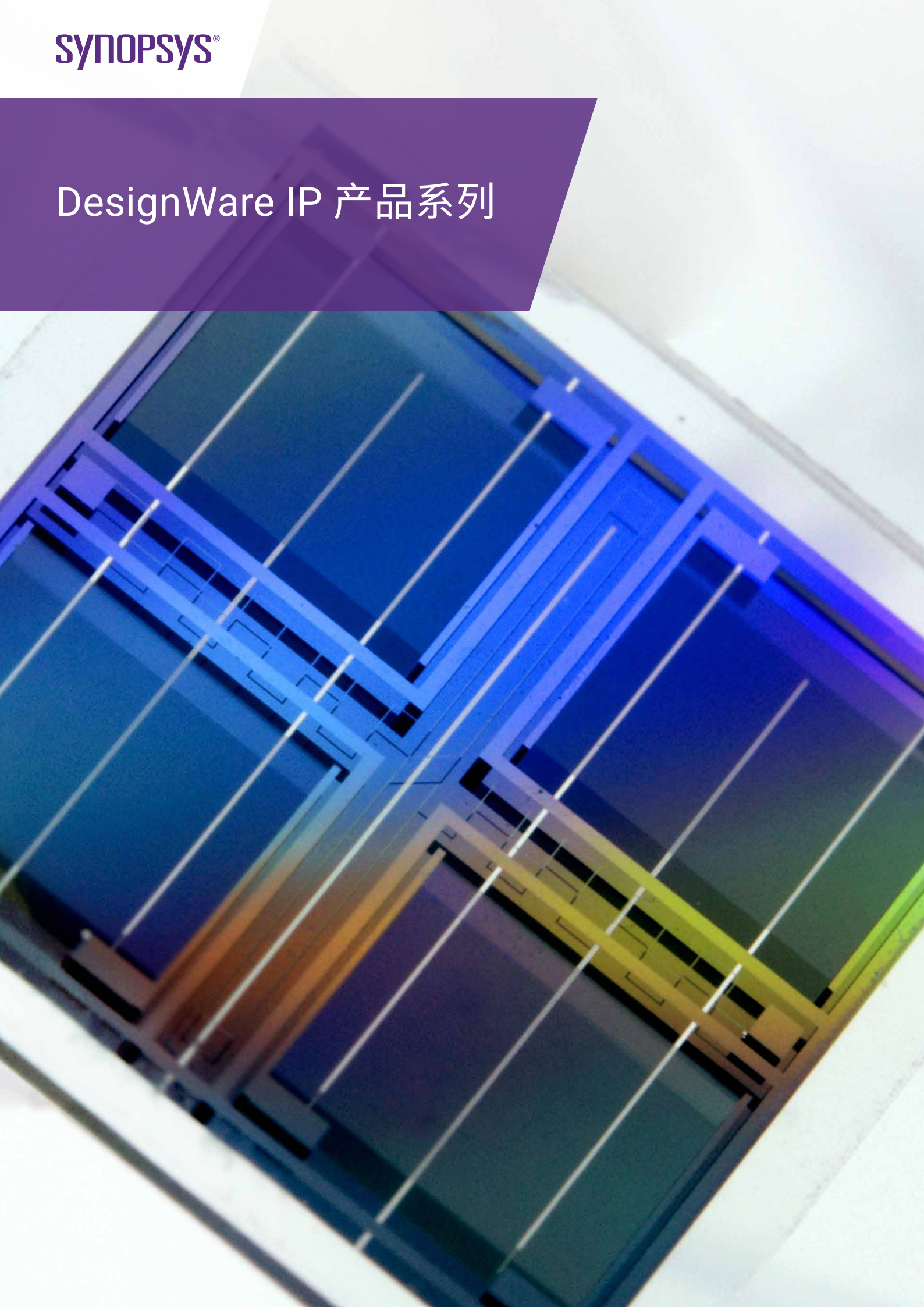


SYNOPSYS®

# DesignWare IP 产品系列



## 广泛的IP组合

Synopsys是一家为各种SoC设计提供高质量和硅验证IP解决方案的领先提供商。其丰富的DesignWare IP产品系列包括逻辑库、嵌入式存储器、嵌入式测试、模拟IP、接口IP、安全IP、嵌入式处理器和子系统。

为了加快原型设计、软件开发和IP集成，Synopsys的IP加速计划还提供了IP原型设计工具包、IP软件开发工具包和IP子系统，用于快速将IP集成到SoC中。

Synopsys在IP质量方面的大量投入、全面的技术支持和健全的IP开发方法论使设计人员能够降低集成风险，并加快将产品推向市场。

接口IP												
USB	工艺技术										控制器/特性	验证IP
	65 nm	55 nm	40/45 nm	28 nm	22 nm	20 nm	14/16nm FinFET	12nm FinFET	10nm FinFET	7nm FinFET		
USB 3.1							✓	✓		✓	DRD、设备、主机	✓
USB-C 3.1							✓	✓		✓	DRD、设备、主机	✓
USB-C 3.1/ DisplayPort 1.4							✓	✓	✓	✓	设备、主机，DisplayPort Tx，面向16FFC的子系统解决方案	✓
USB-C 3.1/ DisplayPort 1.3							✓	✓	✓	✓	双角色设备 (设备和主机)，DisplayPort Tx	✓
USB 3.0	✓	✓	✓	✓	✓	✓	✓	✓			双角色设备，设备，主机，HSIC	✓
USB-C 3.0				✓	✓		✓	✓			设备、主机	✓
USB 2.0	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	DRD、设备、主机、HSIC	✓
USB-C 2.0	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	DRD、设备、主机	✓
HSIC			✓	✓		✓	✓		✓		设备、主机	✓

PCI Express	工艺技术										控制器	配置	验证IP
	65 nm	55 nm	40/45 nm	28 nm	22 nm	20 nm	14/16nm FinFET	12nm FinFET	10nm FinFET	7nm FinFET			
PCIe 5.0										✓	端点、根端口、双模式、交换机	x1, x2, x4, x8, x16	✓
PCIe 4.0				✓			✓	✓		✓	端点、根端口、双模式、交换机	x1, x2, x4, x8, x16	✓
PCIe 3.1				✓			✓	✓	✓	✓	端点、根端口、双模式、交换机	x1, x2, x4, x8, x16	✓
PCIe 2.1	✓	✓	✓	✓		✓	✓	✓		✓	端点、根端口、双模式、交换机	x1, x2, x4, x8, x16	✓
PCIe 1.1	✓	✓	✓	✓		✓	✓				端点、根端口、双模式、交换机	x1, x2, x4, x8, x16	✓

接口IP												
CCIX	工艺技术									控制器	验证IP	
	65 nm	55 nm	40/45 nm	28 nm	20 nm	14/16nm FinFET	12nm FinFET	10nm FinFET	7nm FinFET			
CCIX 1.0						✓			✓	端点、根端口、双模式、交换机	✓	

HDMI	工艺技术									控制器	验证IP	
	65 nm	55 nm	40/45 nm	28 nm	22 nm	20 nm	14/16nm FinFET	12nm FinFET	10nm FinFET			7nm FinFET
HDMI 2.1							✓	✓			✓	✓
HDMI 2.0			✓	✓			✓	✓			✓	✓
HDMI 1.4	✓	✓	✓	✓							✓	✓

DDR	工艺技术									控制器	支持 Platform Architect	验证IP	
	65 nm	55 nm	40/45 nm	28 nm	20 nm	14/16nm FinFET	12nm FinFET	10nm FinFET	7nm FinFET				
LPDDR5												✓	
LPDDR4				✓			✓	✓	✓	✓	协议控制器、内存控制器	✓	✓
LPDDR4X				✓			✓	✓		✓	协议控制器、内存控制器	✓	✓
LPDDR3			✓	✓			✓	✓	✓		协议控制器、内存控制器	✓	✓
LPDDR2	✓		✓	✓			✓				协议控制器、内存控制器	✓	✓
DDR5													✓
DDR4			✓	✓			✓	✓	✓	✓	协议控制器、内存控制器	✓	✓
DDR3	✓	✓	✓	✓			✓	✓	✓		协议控制器、内存控制器	✓	✓
DDR2	✓	✓	✓	✓							协议控制器、内存控制器	✓	✓

HBM	工艺技术									控制器	验证IP
	65 nm	55 nm	40/45 nm	28 nm	20 nm	14/16nm FinFET	12nm FinFET	10nm FinFET	7nm FinFET		
HBM2						✓			✓		✓

接口IP										
MIPI	工艺技术								控制器	验证IP
	40/45 nm	28 nm	22 nm	20 nm	14/16nm FinFET	12nm FinFET	10nm FinFET	7nm FinFET		
D-PHY	✓	✓	✓	✓	✓	✓		✓	CSI-2, DSI	✓
M-PHY		✓			✓	✓	✓	✓	UFS, UniPro	✓
CSI-2									设备、主机	✓
DSI									设备、主机	✓
DSI + DSC									DSI + DSC Encoder	✓
UniPro									v1.6, v1.8	✓
I3C									主机、设备、精简版设备	✓

以太网	工艺技术			PCS	控制器	验证IP
	28nm	14/16nm FinFET	7nm FinFET			
RXAUI/Double XAUI (6.25 G)	✓	✓	✓	✓	✓	✓
1000BASE-KX, 节能以太网、10GBASE-KR, 10GBASE-KX4	✓	✓	✓	✓	✓	✓
40GBASE-KR4, 40GBASE-CR4, XLAUI	✓	✓	✓	✓	✓	✓
100GBASE-CR10, CAUI	✓	✓	✓	✓	✓	✓
SGMII	✓	✓	✓	✓	✓	✓
QSGMII	✓	✓	✓	✓	✓	✓
XFI, SFI (SFF-8431)	✓	✓	✓	✓	✓	✓
GMII/MII, RGMII, RTBI, TBI, SMII, RMII, RevMII, XGMII, XLGMII				✓	✓	✓
IEEE TSN/AVB Standards: IEEE 802.1AS, 802.1AS-Rev, 802.1Qav, 802.1Qat, 802.1Qbv, 802.1Qbu & 802.3br					✓	✓
25G/50G以太网联盟与IEEE规范		✓	✓	✓	✓	✓
2.5G/5.0G USXGMII		✓	✓	✓	✓	✓
更多企业协议						
OIF, CEI-6G/11G	✓	✓	✓			
CPRI, OBSI, JESD204 A/B	✓	✓	✓			✓
SRIO	✓	✓	✓			

SATA	工艺技术						控制器	验证IP
	65nm	55nm	40/45nm	28nm	14/16nm FinFET	7nm FinFET		
SATA 6G	✓	✓	✓	✓	✓	✓	主机、设备	✓
SATA 3G	✓	✓	✓	✓	✓	✓	主机、设备	✓

低功耗蓝牙	工艺技术				链路层 (Controller)/ MAC (HW, FW)
	180nm	55nm	40nm	22nm	
Bluetooth 5		✓	✓		✓
IEEE 802.15.4		✓	✓		✓
组合蓝牙IEEE 802.15.4		✓	✓		✓

接口IP								
移动存储	工艺技术						控制器	验证IP
	28nm	22nm	14/16nm FinFET	12nm FinFET	10nm FinFET	7nm FinFET		
UFS							✓	✓
UniPro							✓	✓
M-PHY	✓		✓	✓	✓	✓	✓	✓
eMMC	✓		✓	✓			✓	✓
SD	✓		✓	✓			✓	✓
SDIO	✓		✓	✓			✓	✓

AMBA	可合成IP	验证IP
AXI3与AXI 4总线结构、桥接和基础架构IP	✓	✓
AHB与AXIDMA控制器	✓	✓
AMBA外围设备 (SSI for SPI/xSPI 总线、I <sup>2</sup> C、I <sup>2</sup> S、UART)	✓	✓
定时器、中断控制器、GPIOs、互连矩阵	✓	✓

数据路径IP	可合成IP	模拟模式 (C++, Verilog)	模式
浮点函数	✓	✓	✓
不动点函数	✓	✓	✓
三角函数	✓	✓	✓

模拟IP												
数据转换器	工艺技术									位数	兆每秒样本	通道配置
	180nm	130nm	90nm	65nm	55nm	40nm	28nm	22nm	12/16nm FinFET			
>1000 MSPS ADCs										12	3000	单、双通道
300-1000 MSPS						✓	✓	✓	✓	12	320	单、双通道
150-300 MSPS ADCs						✓	✓	✓	✓	10, 12	160 到 250	单、双通道
10-150 MSPS ADCs				✓		✓	✓	✓	✓	10, 12	80 到 125	单、双通道
<10 MSPS ADCs	✓		✓	✓	✓	✓	✓	✓	✓	10, 12, 14	1 到 5	单通道
>1000 MSPS DACs										12	3000	单、双通道
300-1000 MSPS DACs						✓	✓	✓	✓	10, 12	320 到 640	单、双通道
100-300 MSPS DACs				✓		✓	✓			10, 12	160, 300	单、双通道 1到6 (VDAC)
<100 MSPS DACs				✓		✓	✓	✓		11, 12	20	单通道

音频模拟编解码器	工艺技术									位数	动态范围	抽样率
	180nm	130nm	90nm	65nm	55nm	40nm	28nm	22nm	12/16nm FinFET			
高级音频模拟编解码器						✓				24	96dB	8 到 192kHz
高级音频模拟编解码器							✓			24	96dB	8 到 192kHz

## 存储器与逻辑库

嵌入式存储器	工艺技术							
	65nm	55nm	40/45nm	28nm	22nm	14/16nm FinFET	12nm FinFET	7nm FinFET
高密度单端口SRAM、高密度双端口SRAM	✓	✓	✓	✓	✓	✓	✓	✓
高密度1P RF、高密度2P RF	✓	✓	✓	✓	✓	✓	✓	✓
高密度ROM	✓	✓	✓	✓	✓	✓	✓	✓
高速单端口SRAM	✓	✓	✓	✓	✓	✓	✓	✓
高速双端口SRAM	✓	✓	✓	✓	✓	✓	✓	
高速1P RF (缓存)	✓	✓	✓	✓	✓	✓	✓	✓
高速异步2端口寄存器堆			✓	✓		✓		
UHD 1P RF								✓
UHD 2P RF	✓	✓	✓	✓	✓	✓	✓	✓
UHD 2P SRAM				✓	✓	✓		✓
STAR存储系统嵌入测试和维修	✓	✓	✓	✓	✓	✓	✓	✓
STAR分层测试	✓	✓	✓	✓	✓	✓	✓	✓

逻辑库	工艺技术							
	65nm	55nm	40/45nm	28nm	22nm	14/16nm FinFET	12nm FinFET	7nm FinFET
高速库	✓	✓	✓	✓	✓	✓	✓	✓
高速多通道			✓	✓	✓	✓	✓	✓
高速POK	✓	✓	✓	✓	✓	✓		✓
高密度库	✓	✓	✓	✓	✓	✓		✓
高密度多通道			✓	✓	✓	✓		✓
高密度POK	✓	✓	✓	✓	✓	✓		✓
UHD库、UHD POK	✓	✓	✓	✓	✓	✓	✓	✓
UHD多通道			✓	✓	✓	✓	✓	✓
超低泄漏 (厚氧化层)			✓					
高性能内核设计工具包			✓	✓	✓	✓	✓	✓
增强可靠性套件						✓		

非易失性存储器	工艺技术									位计数	耐用性 (写入次数)
	150/180nm	110/130nm	80/90nm	55/65nm	40nm	28nm	22nm	14/16nm FinFET	12nm		
一次性可编程 (OTP)	180nm	✓	✓	✓	✓	✓		✓	✓	16 bit 到 1 Mbit	1 / 实例
多次可编程 (MTP) 中等密度	180nm									16 bit 到 512 Kbit	最大可达 1,000
多次可编程 (MTP) EEPROM	180nm	130nm	90nm	✓	✓					128 bit 到 8 Kbit	最大可达 1,000,000
多次可编程 (MTP) ULP	✓									64 bit 到 4 Kbit	最大可达 100,000
少次可编程Trim	✓	✓								64 bit 到 4 Kbit	最大可达 1,000



安全IP		
安全	可合成IP	Software
加密IP	✓	✓
安全协议加速器	✓	✓
带有硬件信任根的平台模块	✓	✓
内容保护IP	✓	✓

## 加速高性能SoC的开发

Synopsys的DesignWareARC处理器是32位CPU家族，SoC设计人员可对其进行优化，用于大量领域，包括多个市场细分中的深层嵌入式和高性能主机应用。设计人员可以采用专利型配置技术，根据独特的性能、功耗和面积要求而定制每个ARC处理器实例，从而实现产品的差异化。DesignWare ARC处理器还具有扩展能力，允许设计人员添加自己的定制指令，从而显著提高性能。Synopsys的ARC处理器已被全球230多家客户采用，每年共交付超过19亿个基于ARC的芯片。

所有DesignWare ARC处理器都采用16/32位ISA，为嵌入式和主机SoC应用提供了卓越的性能和代码密度。RISC微处理器可以合成，可以在任何晶元或工艺中实施，而且由一整套开发工具提供支持。

DesignWare ARC处理器由商用和开源工具、操作系统和中间件组成的广泛生态系统提供支持。这包括ARC Access Program成员中行业领先厂商的产品，以及通过[embARC.org](http://embARC.org)开放软件平台而推出的一套综合的免费开源软件。

处理器IP								
ARC 32位处理器	最大CCM大小	缓存大小	DSP	MPU	增强安全包	MMU	浮点	追踪
EM4	2MB			✓	✓		✓	✓
EM6	2MB	32K		✓	✓		✓	✓
EM5D	2MB		✓	✓	✓		✓	✓
EM7D	2MB	32K	✓	✓	✓		✓	✓
EM9D	2MB		✓	✓	✓		✓	✓
EM11D	2MB	32K	✓	✓	✓		✓	✓
EM4SI	2MB			✓			✓	✓
EM5DSI	2MB		✓	✓			✓	✓
SEM110	2MB			✓			✓	
SEM120D	2MB		✓	✓			✓	
605 LE	512KB			✓				
710D	512KB		✓	✓			✓	✓
725D	512KB	64K	✓	✓			✓	✓
770D	512KB	64K	✓	✓		✓	✓	✓
610D	512KB		✓	✓			✓	✓
625D	512KB	32K	✓	✓			✓	✓
AS211SFX	512KB	32K	✓	✓			✓	✓
AS221BD (双核)	512KB ea 内核	32K ea 内核	✓	✓			✓	✓

处理器IP								
ARC HS 32位处理器	最大CCM大小	缓存大小	DSP	L1一致性	L2缓存	MMU	浮点	追踪
HS34, HS34x2, HS34x4	16MB						✓	✓
HS36, HS36x2, HS36x4	16MB	64K		✓			✓	✓
HS38, HS38x2, HS38x4	16MB	64K		✓	8MB	✓	✓	✓
HS44, HS44x2, HS44x4	16MB						✓	✓
HS46, HS46x2, HS46x4	16MB	64K		✓			✓	✓
HS48, HS48x2, HS48x4	16MB	64K		✓	8MB	✓	✓	✓
HS45D, HS45Dx2, HS45Dx4	16MB		✓				✓	✓
HS47D, HS47Dx2, HS47Dx4	16MB	64K	✓	✓			✓	✓

Embedded Vision 处理器	CNN引擎 (MACs)	Vision CPU MACs	DMA	32位标量	512位向量 DSP	L1缓存	浮点单位	矢量浮点单元选项
EV61	880, 1,760 或 3,520	64	✓	1	1		✓	✓
EV62	880, 1,760 或 3,520	128	✓	2	2	✓	✓	✓
EV64	880, 1,760 或 3,520	256	✓	4	4	✓	✓	✓

## IP加速计划

借助IP加速计划, Synopsys通过SoC架构设计支持、IP子系统、信号完整性/电源完整性分析和IP强化、IP原型设计包、以及全面的硅启动支持增强了其全面的硅验证DesignWare IP系列, 以缩短您的产品开发周期。

IP子系统				
ARC处理器IP子系统	支持的ARC处理器	硬件加速器	集成外围设备	包含的软件
数据融合IP子系统	EM5D, EM7D, EM9D, EM11D	✓	SPI, I <sup>2</sup> C, I <sup>2</sup> S, I3C, UART, PDM, ADC I/F, APB I/F, GPIO	DSP库、音频处理库、外围I/O驱动程序(裸机)、参考设计
传感器与控制IP子系统	EM4, EM6	✓	SPI, I <sup>2</sup> C, PWM, UART, ADC I/F, DAC I/F, APB I/F, GPIO	DSP库、电机控制库、外围I/O驱动程序(裸机)、参考设计
SoundWave音频子系统	AS211SFX, AS221BD	✓	I <sup>2</sup> S, S/PDIF, analog codec I/F, 重设、时钟管理	多核媒体框架, MM MQX 音频后期处理软件

接口IP子系统	支持的接口	多协议支持	集成逻辑	包含的脚本
IP协议特定子系统	USB, PCIe, DDR, 以太网, HDMI, MIPI, AMBA, 安全性, MACsec, IPsec	✓	AMBA或本地总线、时钟管理、重设、DMA、中断、存储器、功耗管理、调试与测试逻辑	配置脚本, 测试环境, 测试脚本, linting检查, CDC检查, RDC检查, 合成脚本, 实施脚本



## 信号/电源完整性分析和IP强化

支持的IP	多协议支持	专业咨询能力
DDR, LPDDR, PCIe, USB, MIPI, Ethernet, HDMI	✓	片上去耦电容, 电源和接地引脚, PHY和SDRAM端接策略, SoC封装设计, PCB堆叠和走线宽度/间距, 所需数据速率下的性能, 读/写/地址, 命令/控制时序预算

## IP原型设计工具包和软件开发工具包

协议/标准	包含ARC SDP的IP原型设计工具包			包含PCIe与PC连接的IP原型设计工具包		
	基于硬件的	软交付		基于硬件的	软交付	
	HAPS-DX	HAPS-DX	HAPS-80	HAPS-DX	HAPS-DX	HAPS-80
USB 3.1主机				✓	✓	✓
USB 3.1设备				✓		✓
USB 3.0主机				✓		✓
USB 3.0设备				✓		✓
USB 2.0 HS OTG				✓		
DisplayPort 1.3 Tx				✓	✓	
PCIe 4.0端点				✓		
PCIe 4.0根联合体	✓					
PCIe 3.1端点				✓		✓
PCIe 3.1根联合体	✓	✓	✓			
PCIe 2.1端点						✓
PCIe 2.1根联合体			✓			
CCIX 1.0			✓			
DDR 4/3	✓	✓	✓			
LPDDR4	✓	✓	✓			
HDMI 2.0 TX				✓		
HDMI 2.0 RX	✓					
以太网QoS				✓	✓	
以太网XGMAC				✓		
JEDEC UFS 2.0 Host			✓	✓		
SD/eMMC				✓		
MIPI CSI-2主机	✓					
MPI CSI-2设备	✓		✓			
MIPI DSI主机	✓		✓			
MIPI DSI Device				✓		
I3C 多模式 (主机/设备)	✓					
SATA 6G主机				✓		
SATA 6G设备				✓		

有关DesignWare IP的更多信息, 请访问 [synopsys.com/designware](https://synopsys.com/designware).