

# eUSB2 IP解决方案

## 要点

- 符合eUSB2 1.1规范
- 可用于USB主机、设备和双角色应用中
- eUSB2 PHY和eUSB2中继器支持 USB 2.0 480Mbps (高速)、12Mbps (全速) 和 1.5Mbps (低速) 数据速率
- eUSB2 PHY专为不支持3.3V信号和5V容限的最先进工艺节点而设计
- eUSB2 PHY接口: UTMI+ 3级规范
- eUSB2中继器专为支持3.3V信号和5V容限的成熟工艺节点而设计

## 目标应用

- 智能手机
- 平板电脑
- 轻薄型 PC 和混合型 PC
- 笔记本和台式机
- 游戏、AR/VR
- 高级无线设备 (5G调制解调器、WiFi 6)

## 技术

- eUSB2 PHY: 5nm, 7nm
- USB2中继器: 28nm

## 简介

借助DesignWare® 嵌入式USB 2.0 (eUSB2) PHY、eUSB2中继器、USB数字控制器、验证IP和IP子系统方面的专业知识, 新思科技为设计人员提供了适用于低功耗移动和消费类产品的USB 2.0 IP解决方案, 例如采用业界最先进工艺节点设计的智能手机、平板电脑、笔记本电脑、游戏和 AR/VR, 以及无线设备。

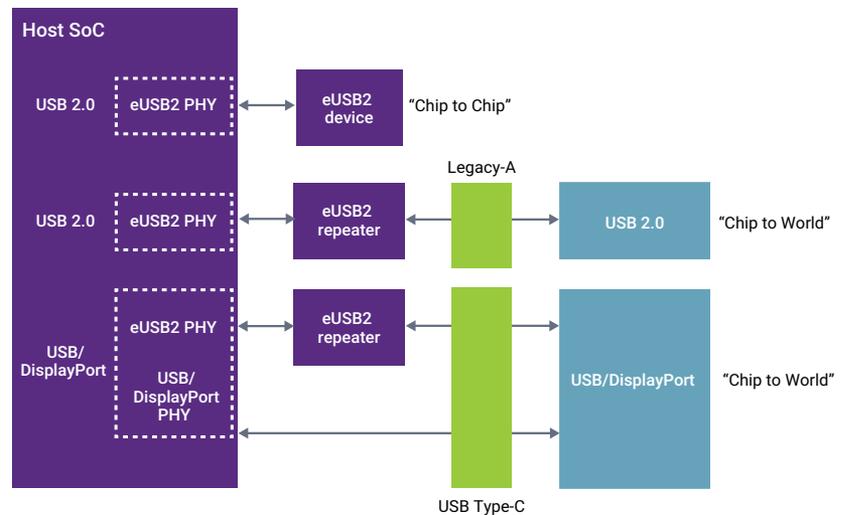


图1: eUSB2用例

业内最先进的工艺节点不支持USB 2.0规范要求的3.3V信号和5V容限。3.3V信号最初在1994年的USB 1.0规范中定义, 需要向后兼容。eUSB2 规范为低功耗芯片间通信定义了新的更低电压的USB信号。eUSB2中继器在标准USB 2.0和eUSB2信号电平之间转换, 允许旧有USB 2.0设备与配有eUSB2 PHY的片上系统 (SoC) 连接。

DesignWare USB IP的设计依托客户多年来使用新思科技通过硅晶验证的USB PHY产品线取得的成功, 而且该产品线已移植到180nm 到 5nm 的100多个工艺节点中。通过与DesignWare主机、设备或双角色数字控制器结合使用, 并使用新思科技的验证IP进行验证, DesignWare eUSB2 IP可为高级SoC设计提供完整的USB 2.0解决方案。

## eUSB2 PHY IP

### 特性

- 专为高级工艺节点 (7nm及以下) 设计
- 最大限度地减少由于工艺、电压、温度、封装和板卡寄生参数的变化而产生的影响
- 支持USB 2.0 480Mbps (高速)、12Mbps (全速) 和1.5Mbps (低速) 数据速率
- 与新思科技的DesignWare USB 2.0、3.0、3.1和3.2主机、设备及双角色控制器连接
- 最低功耗:对于用于eUSB2 芯片间通信的高级移动设备,可延长电池寿命

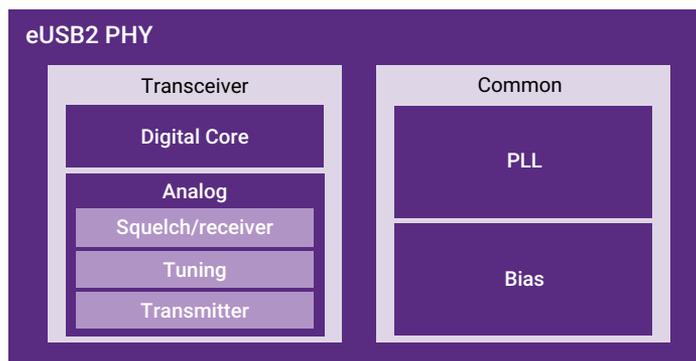


图2:eUSB2 PHY框图

## eUSB2中继器IP

### 特性

- 在eUSB2和USB 2.0信号电平间转换,使配有eUSB2 PHY的SoC能够与旧有USB 2.0产品连接
- 专为成熟工艺节点而设计
- 可集成到PMIC、音频、Wi-Fi、组合式无线芯片中,或作为独立(多端口)中继器芯片实施
- 支持USB 2.0 480Mbps (高速)、12Mbps (全速) 和1.5Mbps (低速) 数据速率
- 高级内置自检 (BIST)、可调性和诊断

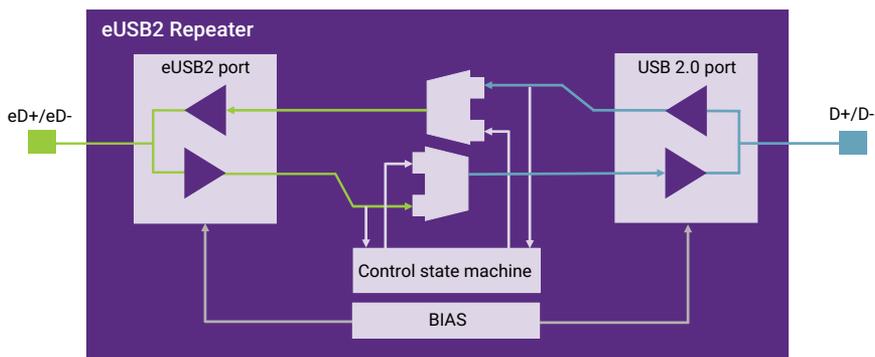


图3:eUSB2中继器框图

## USB控制器IP

### 特性

- DesignWare USB 2.0、3.0、3.1和3.2数字控制器与DesignWare eUSB2 PHY兼容

## 验证IP

### 特性

- 支持USB 3.2、3.1、3.0、2.0和 eUSB2
- 100%原生SystemVerilog
- 主机、设备和集线器仿真
- 内置覆盖和验证计划
- 全面的回调、消息处理和错误注入
- 与Verdi Protocol Analyzer 3集成
- 协议层
  - 控制、中断和ISOC
  - 数据突发
  - SuperSpeed批量数据流
  - LMP、SOF和ITP生成
- 链路层
  - 具有完全控制权的LTSSM可在任何状态启动
  - SuperSpeed电源管理
  - 电缆连接和断开
  - 速度增大和减小
  - 测试模式
- PHY层
  - SuperSpeed PIPE, 与时钟恢复同步
  - USB 2.0 UTMI、ULPI

## 接口IP子系统专业知识

### 特性

- 通过新思科技IP协议和SoC设计专家根据独特的SoC要求而配置和定制USB子系统, 满足严格的项目进度要求
- 通过专门针对SoC集成的子系统和验证测试, 最大限度地减少子系统集成工作量
- 降低总体开发成本, 同时使设计人员能够专注于发挥关键技能

## 关于DesignWare IP

新思科技是一家为各种 SoC 设计提供高质量硅验证 IP 解决方案的领先供应商。其丰富的 DesignWare IP 产品系列包括 [逻辑库](#), [嵌入式存储器](#), [嵌入式测试](#), [模拟IP](#), [有线和无线接口IP](#), [安全IP](#), [嵌入式处理器](#), 和 [子系统](#)。为了加快原型设计、软件开发以及将 IP 集成进SoC, [新思科技的IP提速计划还](#), 提供 [IP原型设计工具包](#), IP 软件开发工具包和, 和 [IP子系统](#)。为了加快原型设计、软件开发以及将 IP 集成进SoC, 新思科技的IP提速计划还提供IP原型设计工具包、IP 软件开发工具包和IP子系统。新思科技在 IP 质量中的大量投入、全面的技术支持和健全的IP 开发方法论使设计人员降低了集成风险, 缩短了产品上市时间。

关 DesignWare IP 的更多信息, 请访问 [synopsys.com/designware](https://synopsys.com/designware).