

# シノプシス & DisplayLink

DisplayLink社、DesignWare SuperSpeed USB 3.0 IPを用いてシリコン一発完動を達成



シノプシス社のIPソリューションを用いた設計は最初からスムーズに進み、実チップが完成して数時間後には非常に複雑なデータセットを高速インターフェイスでストリーミングできました。仕様どおりの動作が得られたことは、DesignWare IPの品質の高さを物語っています。”



DisplayLink社  
エンジニアリング担当副社長  
**Jonathan Jeacocke氏**

## 企業紹介

半導体/ソフトウェア・メーカーのDisplayLink社は、USBやEthernetなどの標準インターフェイスを利用してコンピュータとディスプレイを簡単に接続できる独自のネットワーク・ディスプレイ技術を提供しています。DisplayLink社のチップは、モニタ、ユニバーサル・ドッキング・ステーション、ディスプレイ・アダプタ、プロジェクト、ゼロ・クライアント・システムなど、世界的ブランドで発売されている多くのPCアクセサリ製品に採用されており、従来のソリューションに比べ遥かに少ないコストと消費電力でデスクトップの拡張環境を実現しています。

## 課題

- ▶ 高品質なIPを購入してシリコン一発完動を達成すること
- ▶ 実績のあるIPソリューションを選定し、業界標準規格とのインターオペラビリティを確保すること
- ▶ 実機速度のプロトタイプ環境で、テストとインターオペラビリティ検証を行い、最初からデザインの完全な動作を目指すこと

## シノプシスのソリューション

- ▶ DesignWare SuperSpeed USB 3.0 デバイス、PHY
- ▶ DesignWare HDMI トランスミッタ・コントローラ IP

- ▶ HAPS FPGA ベース・プロトタイプング・システム

## 利点

- ▶ DesignWare SuperSpeed USB 3.0 IP を用いてシリコン一発完動を達成
- ▶ 標準規格に準拠したシリコン実証済みの DesignWare IP によりインテグレーション・リスクを軽減
- ▶ HAPS FPGA ベース・プロトタイプング・システムを用いてほぼ実機速度でシステム機能のバリデーションを実行

## 概要

多くの機能を集積したDisplayLink社のDL-3000シリーズは、SuperSpeed USB 3.0を使ってHDビデオやオーディオ信号を複数のHDディスプレイに転送する機能を備えたチップ・プラットフォームで、次世代のドッキング・ステーション、ディスプレイ、各種一体型機器で採用されています。DL-3000シリーズは、HD品質を超えるビデオ、Gigabit Ethernet、マルチチャネル・オーディオを同時に処理します。標準のUSB 3.0ホスト・ポートから出力されたビデオ信号は、USB 3.0デバイス・コアとPHYを経由してDL-3000チップセットに入力され、そこでHDMIまたはDVIに変換されてからテレビやディスプレイに出力されます。DL-3100チップは最大解像度2048 x 1152ピクセルをサポートしていますが、DL-3000シリーズには2560 x 1600ピクセルとデュアルHDモニタに対応したチップも

ラインナップされています。DL-3000ファミリーのチップはすべてDisplayLink社が開発した効率的な適応型圧縮技術を採用しており、ビデオ信号の内容、利用可能なCPUサイクル、USB帯域幅に応じてビデオ信号を動的に圧縮して常に最大限のUSBグラフィックス体験を提供します。

## 高品質な DesignWare IP と 卓越したサポート

DisplayLink社のDL-3000チップ・プラットフォームは、USB 3.0 (最大シグナリング速度5Gbps) に対応しており、このチップを搭載した周辺機器は複数のHDビデオ信号を処理できます。DL-3000シリーズは、最大2つのHDディスプレイ、ネットワーク・データ、高解像度グラフィックス、マルチチャネルのオーディオ信号を1つのUSB 3.0コントローラとPHYで同時に処理します。このように多くの機能をワンチップに集積したソリューションを開発するにあたり、DisplayLink社は信頼性の高いIPを求めていました。また、業界全体でUSB 3.0対応機器の開発が盛んになる中で、新しいUSB 3.0ホストや従来のUSB 2.0ホストとのシームレスなインターオペラビリティを備えているかどうか、IPを選択する重要な条件となりました。DisplayLink社は、これまで他のベンダからUSB 2.0 IPを調達していましたが、USB 3.0デバイス・コントローラ、USB 3.0 PHY、HDMIトランスミッタ・コントローラに関してはDesignWare IPを選択しました。DisplayLink社のエンジニアリング担当副社長、Jonathan Jeacocke氏は次のように述べています。「標準インターフェイスのIPブロックを外部から購入する際は、こちらが希望する動作が確実に得られること、そして面倒な手順を踏まずにすぐ使えることが重要な選定基準になります。当社がシノプシス社のDesignWare IPを選んだのは、希望どおりの動作が得られる確信があったため、事実その通りの結果となりました」また、DL-3000シリーズではIPがデザイン全体の大半を占めているため、DisplayLink社が使用するファウンドリ・プロセスにIPをポーティングする際のリスクも無視できませんでした。その点、シノプシスのDesignWare PHY IPはDisplayLink社が

使用するファウンドリ・プロセスでシリコン実証済みであったため、安心して選べました。

DisplayLink社がUSB 3.0に対応したデザインを開始した当初は、USB 3.0は策定途中の新しい規格でした。このような状況では、規格策定に積極的に関与しているIPベンダとの協業が重要なポイントとなります。また、DisplayLink社はシノプシスと緊密に連絡を取り合い、IPの利用に関する貴重なフィードバックを提供することで、より最適なインプリメンテーションが可能になりました。「当社からシノプシス社にエンドポイントの最適化をお願いしたところ、メモリー利用率が改善され、当初の性能要件を満たすことができました」(Jeacocke氏)。

## 業界をリードするハードウェア・ プロトタイピング・システム

策定途中の規格のインプリメンテーションには、必然的にリスクが伴います。こうしたリスクを最小限に抑えるため、DisplayLink社はシノプシスのHAPS FPGAベース・プロトタイピング・システムを使ってデザイン機能のバリデーション、そしてASICとソフトウェアの並行開発を行うことを決めました。大規模なSoC開発では、アナログPHYとデジタル・ロジック間の通信が非常に重要になります。DisplayLink社の設計チームはHAPSのUSB 3.0 PHY ドーターカードを使用して実チップ完成の数カ月前にシステム機能のバリデーションを行い、テープアウトの時点ではソフトウェアのデバッグもすべて完了していました。実チップ完成よりはるかに早い時点で顧客に対して最終製品のデモを実演できたことも、商談促進の上で大きな利点となりました。「デザインが正常に動作することを言葉で説明するよりも、実際にプロトタイプ上でのデモを見てもらった方が圧倒的に説得力があります。HAPSを使用したため、最終的なシリコン・デザインが一発で完動するという絶対的な自信が持てました」(Jeacocke氏)。

今回の成功を受けて、DisplayLink社はシノプシスのIPとHAPSシステムを利用した別の設計プロジェクトをすでに開始しています。

“当社からシノプシス社にエンドポイントの最適化をお願いしたところ、メモリー利用率が改善され、当初の性能要件を満たすことができました。シノプシス社のサポートチームは設計プロセス全般にわたって非常に対応が素早く、十分に満足のゆくサポート体制でした。”

DisplayLink社  
エンジニアリング担当副社長  
Jonathan Jeacocke氏

**SYNOPSYS®**  
Predictable Success

日本シノプシス合同会社

〒158-0094 東京都世田谷区玉川2-21-1 二子玉川ライズ オフィス  
〒531-0072 大阪府大阪市北区豊崎3-19-3 ピアスタワー13F

TEL.03-6746-3500(代) FAX.03-6746-3535  
TEL.06-6359-8139(代) FAX.06-6359-8149