

機能検証トレーニング コース一覧

日本シノプシス合同会社

2016.03

トレーニング・コース一覧

製品トレーニング

- [VCS/DVE 基本コース](#)
- [VCS-NLP/VC LP 基本コース](#)
- [VC Verification IP AXI 基本コース \(UVM 版\)](#)
- [VC Verification IP USB 基本コース \(UVM 版\)](#)
- [Verdi³ 基本コース](#)
- [SpyGlass Lint コース](#)
- [SpyGlass Advanced CDCコース](#)
- [SpyGlass Powerコース](#)
- [SpyGlass DFT ADVコース](#)

メソドロジー トレーニング

- [UVM 1.1 基礎コース](#)
 - ◇ 弊社VIPTレーニンング前にリクエストベースで実施

お問い合わせ先

日本シノプシストレーニングセンター

電話 03-6746-3777

FAX 03-6746-3737

E-mail [連絡メール](#)

製品トレーニング

コース名	VCS/DVE 基本コース
概要	VCS の基本的なコマンドやユーティリティの使用方法、VCS のグラフィカルユーザインターフェース DVE によるデバック／解析の方法を修得します。
所要時間	演習あり: 4時間30分 演習なし: 3時間
受講前提条件	UNIXの基本コマンドの知識
コース内容	<ul style="list-style-type: none">・ イントロダクション・ VCS の基礎知識・ DVE GUI デバッグ・ カバレッジ・メトリクス・ VCS シミュレータの特長
演習内容	<ul style="list-style-type: none">・ VCS の基本フローの確認・ DVE を使ったデバッグ・ コードカバレッジの操作

製品トレーニング

コース名	VCS-NLP/VC LP 基本コース
概要	多電源デザインの概要と検証課題の説明、UPF (Unified Power Format) コマンドを用いたデザイン電源仕様の記述方法、及び VCS-NLP/VC LP の基本的なコマンドやユーティリティの使用方法を修得します。
所要時間	演習あり: 6時間 演習なし: 3時間
受講前提条件	UNIXの基本コマンドの知識 VCS / DVE の知識 (推奨)
コース内容	<ul style="list-style-type: none">・ イントロダクション・ UPF 基本コマンドの紹介・ VCS-NLP 機能概要、実行環境の設定、入力ファイルの解説・ VC LP 機能概要、実行環境の設定、入力ファイルの解説
演習内容	<ul style="list-style-type: none">・ サンプルデザインの電源仕様に対し、UPF ファイルを作成・ サンプルデザインと UPF を VCS-NLP で実行し、電源遮断、リテンションFF の動作を波形ビューワ (DVE) で確認・ サンプルデザインと UPF を VC LP で実行し、出力レポートを解析・ 報告されたアイソレーション・セル、レベル・シフト抜けの箇所を確認

製品トレーニング

コース名	VC Verification IP AXI 基本コース (UVM 版)
概要	<p>VC Verification IP は検証環境のセットアップが、より容易になりました。さらに、デバッグやプロトコルの解析のためのユーティリティ・ツールが付属します。</p> <p>このコースでは、AXI VIPを題材にAXIのプロトコルの概要とVC Verification IPの検証環境の構築とデバッグ方法を説明し、演習を通してAXI VIPの実行と付属するAXIプロトコル・アナライザを使った解析方法を取得します。</p>
所要時間	演習あり: 4時間 (UVM 経験者) 演習あり: 6時間 (UVM 未経験者)
受講前提条件	UNIXの基本コマンドの知識 Verilog HDLの基本構文の知識
コース内容	<ul style="list-style-type: none">SystemVerilog と UVM の基礎AXI の概要VIP のインストールとセットアップ方法AXI VIP の使い方とテストシナリオの作成方法AXI VIP 組み込みカバレッジの使い方
演習内容	<p>基本編</p> <ul style="list-style-type: none">VIP のセットアップとコンフィグレーション・クラスの実行方法AXI マスター・シーケンスの実行方法AXI スレーブ応答シーケンスの実行方法AXI System Environment の利用方法 <p>応用編</p> <ul style="list-style-type: none">カバレッジ解析と検証プラン

製品トレーニング

コース名	VC Verification IP USB 基本コース (UVM 版)
概要	<p>VC Verification IP は検証環境のセットアップが、より容易になりました。さらに、デバッグやプロトコルの解析のためのユーティリティ・ツールが付属します。</p> <p>このコースでは、USB VIP を題材に USB のプロトコルの概要と VC Verification IP の検証環境の構築とデバッグ方法を説明し、演習を通して USB VIP の実行と付属する USB プロトコル・アナライザを使った解析方法を取得します。</p>
所要時間	演習あり: 4時間 (UVM 経験者) 演習あり: 6時間 (UVM 未経験者)
受講前提条件	UNIXの基本コマンドの知識 Verilog HDLの基本構文の知識
コース内容	<ul style="list-style-type: none">・ SystemVerilog と UVM の基礎・ USB の概要・ VIP のインストールとセットアップ方法・ USB VIP の使い方とテストシナリオの作成方法
演習内容	<ul style="list-style-type: none">・ VIP のセットアップとコンフィグレーション・クラスの実行方法・ USB ホスト・シーケンスの実行方法・ USB デバイス応答シーケンスの実行方法・ USB サービス・コマンドの実行方法

製品トレーニング

コース名	Verdi ³ 基本コース
概要	<p>Verdi ツールを理解するための基礎トレーニングです。</p> <p>Verdi は従来の GUI より大幅にアップグレードされ、カスタマイズ可能な新しいグラフィカルユーザインターフェースを備えた新時代の Verdi にリニューアルされました。</p> <p>本トレーニングで Verdi³ ベースでの操作を体験できます。</p>
所要時間	演習あり: 4 時間
受講前提条件	UNIX の基本コマンドの知識
コース内容	<ul style="list-style-type: none">・ 概要・ ソースコード解析ツール・ 波形表示、解析ツール・ 回路図表示、解析ツール・ Temporal Flow View・ その他 (バージョンアップ情報等)
演習内容	<ul style="list-style-type: none">・ Verdi³のウィンドウ操作・ ソースコードトレース・ 波形表示・ 回路図ビューワ(RTL)・ 回路図ビューワ(Gate)・ Active Trace・ フロービューワ・ Trace Active X・ メモリデバッグ

製品トレーニング

コース名	SpyGlass Lint コース
概要	本コースでは、RTL 設計者を対象に、SpyGlass を用いた RTL の Lint 検証手法をハンズオン(演習)形式でご習得いただけます。 また本コースは SpyGlass のオプション製品のトレーニングを受講いただくための必須受講コースとなっています。
所要時間	演習なし: 1.0時間 演習あり: 1.5時間
受講前提条件	UNIXの基本コマンドの知識 Verilog/VHDL言語の基礎知識
コース内容	<ul style="list-style-type: none">・ SpyGlass使用法の基本・バッチでリントチェックを実行・結果の確認・GUIを使用したデバッグ・TIPS・より便利に使用するための機能のご紹介

製品トレーニング

コース名	SpyGlass Advanced CDC コース
概要	本コースでは、RTL 設計者、検証エンジニアを対象に、SpyGlass Advanced CDC を用いたクロック・ドメイン・クロッシング検証手法を、ハンズオン(演習)形式でご習得いただけます。
所要時間	演習なし: 2.0時間 演習あり: 3.5時間
受講前提条件	UNIXの基本コマンドの知識 Verilog/VHDL言語の基礎知識 クロック・ドメイン・クロッシングの基礎知識
コース内容	<ul style="list-style-type: none">・基本的な使用法・制約の作成・同期化のチェック・その他のCDC構造チェック・同期化後の機能チェック・補足<ul style="list-style-type: none">・非同期リセットの同期化・SGDC制約

製品トレーニング

コース名	SpyGlass Power コース
概要	本コースでは、RTL 設計者、ローパワー設計者を対象に、SpyGlass Power を用いた消費電力見積もり手法、及び、消費電力削減手法を、ハンズオン(演習)形式でご習得いただけます。
所要時間	演習なし: 2.0時間 演習あり: 3.5時間
受講前提条件	UNIXの基本コマンドの知識 Verilog/VHDL言語の基礎知識 消費電力の基礎知識
コース内容	<ul style="list-style-type: none">・消費電力の見積もりと削減の概要説明・SpyGlass Powerを用いた消費電力見積もり<ul style="list-style-type: none">・Audit, アクティビティチェック、消費電力見積もり・SpyGlass Powerを用いた消費電力の削減手法<ul style="list-style-type: none">・パワープロファイリング、消費電力削減

製品トレーニング

コース名	SpyGlass DFT ADV コース
概要	本コースでは、RTL 設計者、DFT 設計者を対象に、SpyGlass DFT ADV を用いた DFT 設計手法を、ハンズオン(演習)形式でご習得いただけます。
所要時間	演習なし: 2.5時間 演習あり: 4.0時間
受講前提条件	UNIXの基本コマンドの知識 Verilog/VHDL言語の基礎知識 DFTの基礎知識
コース内容	<ul style="list-style-type: none">・縮退故障に対するSpyGlass DFT ADVのソリューション<ul style="list-style-type: none">・テスト容易性の検証のための段階的なアプローチ・ネットリストレベル・チェック・自動修正 & デバッグ機能・遷移遅延故障に対するSpyGlass DFT ADVのソリューション<ul style="list-style-type: none">・遷移故障テストのための段階的なアプローチ・SoCレベルの検証手法・RTLからのRandom resistive faults (RRF) 解析・その他

コース名	UVM 1.1 基礎 コース
概要	本コースでは、VC VIP を UVM 環境から使用する方を対象に、SystemVerilog および UVM の基礎をハンズオン(演習)形式でご習得いただけます。午前中は SystemVerilog の基礎、午後は UVM の基礎を、ご説明し、演習を通して UVM 検証環境の構築と UVM テストシナリオの記述方法をご習得いただけます。
所要時間	演習なし: 3時間30分 演習あり: 6時間
受講前提条件	UNIXの基本コマンドの知識 SystemVerilog テストベンチ言語の基礎知識
コース内容	<ul style="list-style-type: none"> ・ SystemVerilog の基礎 ・ 初めての UVM ・ Verilog 検証環境に UVM を適応 ・ UVM 検証環境の構築 ・ UVM シーケンスを用いたシナリオ作成 ・ UVM スコアボードの実装