Event / Seminar Report
イベント / セミナー・レポート

告知

組込み総合技術展 Embedded Technology 2014に出展いたします!!

会期：2014年11月19日（水）～ 21日（金）
10：00 ～ 17:00（※20日は、18：00まで）
会場：パシフィコ横浜

皆様のご来場を心よりお待ちしております。 **ブース番号：F-43**

Embedded Technology 2014

ご報告

シノプシス ユーザーズ・ミーティング（JSNUG）2014開催のご報告

snug Synopsys Users Group JAPAN

過去最大6トラックで開催！

インプリメンテーション・トラック、ベリフィケーション・トラック、システムレベル設計トラック、IPトラック、TCADトラックに、AMSトラックとCoverityセッションを増設

2014年9月19日（金）、グランドプリンスホテル新高輪 国際館パミールにて「シノプシス ユーザーズ・ミーティング 2014」を開催いたしました。今年もコアEDA技術から各種プロトタイピング技術、オートモービル開発まで、SoC設計の前に立ちはだかる諸問題に焦点を合わせた、タイムリーかつ強力なテクニカル プログラムをお届けいたしました。

キーノート スピーチでは、東京大学　名誉教授 兼 NPO法人 ウェアラブル環境情報ネット推進機構　理事長　工学博士　板生 清様より「ウェアラブルがもたらす未来社会と人間情報学」と題し、今、最も注目される分野であるウェアラブル機器とセンサネットワーク技術がもたらす近未来についてお話しいただきました。

ユーザー様による設計事例発表およびシノプシス テクニカル セッションは、過去最多の44セッションで実施。最先端テクノロジを積極的に活用し、設計生産性の向上による製品の早期開発を実現されたユーザーの皆様に体験談をお話しいただくとともに、弊社テクニカル スタッフは最新のソリューションを詳しく解説いたしました。

プロトタイプ開発者 / ソフトウェア開発者必見のシステムレベル トラックでは、進化したハードウェア プロトタイピング ソリューションおよび仮想プロトタイピング ソリューションについて詳しくご説明いたしました。IPトラックは、昨年の2セッションから終日トラックに拡大し、IPプロトタイピングおよびFinFETも含めた業界最高水準のIPポートフォリオをご紹介いたしました。ベリフィケーション トラックでは、これまでにない新しい検証ビジョンを提起した新製品Verification Compilerや、最先端スタティック / フォーマル検証、そして先進のエミュレーション技術を解説。インプリメンテーションおよびAMSトラックでは、満を持してリリースした異次元のデジタル設計ソリューション IC Compiler IIおよびIC Compilerとの強力な協調設計環境を提供するアナログ設計ソリューションをご紹介いたしました。そして、半導体プロセス テクノロジ開発やデバイス研究に携わる技術者必聴のTCADトラックでは、熟練ユーザー様の活用事例から、最新TCADテクノロジ トレンドまでを網羅し、Sentaurus TCADを語りつくしました。

今回新たに加わったCoverityセッションでは、セキュリティやコンプライアンス確保などの点で静的解析技術が注目される背景、Coverityのソリューション概要からコア技術のご紹介、国内外を含む導入事例と具体的な効果に触れ、Coverityが目指す新しいソフトウェア テストのアプローチについてご説明いたしました。

インプリメンテーション トラックのランチ セッションでは、恒例となりましたPrimeTimeユーザー様ならびにタイミング解析の最新技術に関心をお持ちの設計者の皆様のためのイベント「PrimeTime SIG」を開催いたしました。今回は「タイミング収束を加速する、PrimeTime先進のテクノロジ」をテーマに、先進の技術HyperScaleやAdvanced ECOが、いかに大規模かつ動作周波数の高いデザインのタイミング収束を加速させたか、ユーザー様より事例をご発表いただいた後、恒例のユーザー様×シノプシスR&Dによるパネルセッションも実施いたしました。

セッション終了後は、日頃の感謝を込めまして、レセプション・パーティーを催しました。ユーザー様同士、またユーザー様と弊社社員との活発なコミュニケーションの他、パートナー各社様によるテーブルトップ展示Designer Community Expoやプレゼントが当たる抽選会も実施し、楽しいひとときとなりました。

プロトタイピング Power / Performanceセミナー開催のご報告

2014年7月4日（金）、日本シノプシス 東京オフィスにおいて、設計のより早い段階でパフォーマンスや消費電力の最適化を行うことの必要性や手法について、また、パフォーマンスの最適化を行うために重要となるメモリー コンフィギュレーションの最適化についてご紹介する「プロトタイピング Power / Performanceセミナー」を開催いたしました。

セミナー前半ではシノプシスがご提供するソリューションの概要と、最先端Universal DDR Memory Controller（uMCTL2）のアーキテクチャ モデルについてご紹介いたしました。uMCTL2アーキテクチャ モデルにより、ユーザーの皆様は、ターゲットとなるシステムに対して最適なuMCTL2の設定を模索することができます。

後半では、まず消費電力のエリアにフォーカスし、消費電力を考慮したSoCアーキテクチャの検討や、仕様決定を裏づけするためのソリューションとメソドロジについてご紹介いたしました。続いて、複雑なソフトウェアによる電力管理を考慮したシステム検証と、ソフトウェアの最適化に関するソリューションとメソドロジについてもご説明いたしました。

Japan Executive Forum 2014開催のご報告

2014年8月27日（水）、SoC設計開発やSoCビジネスの成功に多角的視点で取り組まれている管理職の皆様を対象としたセミナー「Synopsys: Japan Executive Forum 2014」を開催いたしました。

本年は、国際ジャーナリスト、キャスター、また明治大学国際日本学部教授としてマルチにご活躍されている 蟹瀬 誠一氏をお迎えし、「日本企業の将来について」と題してご講演いただきました。デフレから脱却し、成長するための戦略は誰が描くのか？それはアベノミクスを謳う政府でも日銀でもなく、ご来場の皆様方民間企業にほかなりません、という呼びかけからお話は始まりました。世界に冠たる技術を持ちながら日本企業の生産性が低い理由を冷静に分析し、その結果を踏まえ、今後日本企業はどういうマインドを持つべきか、沢山の事例、データ、賢人の言葉をご紹介いただきながら、ヒントをご提供いただきました。イノベーションとは創造的破壊であり「問題を引き起こした頭で、その問題を解決することは出来ない。（アインシュタイン）」「リーダーシップとマネジメントの違いは何か。」「未来とは、今のことである。（マーガレット ミード）」など、皆様の心に残る言葉が数々あったのではないでしょうか。

米国シノプシス 会長兼Co-CEOであるAart de Geusからは「Semiconductor Techonomics in Action!」と題し、シノプシスがお届けする最先端のイノベーションとコラボレーションについてご紹介いたしました。EDA + IPのマーケット サイズは僅か90億ドルと、400億ドルの市場規模を持つファウンドリ ビジネス、3,500億ドルの半導体市場、1兆5,000億ドルのエレクトロニクス市場、その先にある天文学的数値の最終アプリケーション市場と比べて豆粒のように小さいですが、それらの巨大市場を実現する原動力となっているのがEDAとIPであり、そのユーザーである設計者の皆様です。現在そして未来に向けて膨張を続けるSmart Everything（= Internet of Things）に代表される巨大ビジネスの動向を踏まえ、それを根底で支えるEDAとIPの全貌と将来の可能性を、インプリメンテーション、ベリフィケーション、IP、HW / SWソリューションの観点からご紹介いたしました。システムからシリコンにいたる開発の連続性、ハードウェアと一体化したソフトウェア開発を実現するソリューションを、業界のリーディング カンパニー各社そして設計者の皆様とのコラボレーションでご提供する、シノプシスの企業理念と戦略をご説明させていただきました。

セッション終了後のレセプション・パーティーには、お客様に弊社社員も交え、情報交換 議論の続きをお楽しみいただきました。弊社にとりましても、ご要望ご意見等をお伺いする貴重な機会となりました。

たくさんのお客様にご参加いただきました。
この場を借りて御礼申し上げます。