



これまでの参加者の方々に、シノプシスのインターンシップの魅力をお聞きしました！



京都大学 T.Mさん

**実際にこの業界で活躍されているプロの技術者の方々にアドバイスをもらいながら  
ビジネスとしての開発フローを体験できます。**

チーム開発を実践できたことが、とてもいい経験になったと思います。様々な同じ業界に携わる(であろう)他大学の学生と知り合えたり、踏み込むであろう業界の先輩社会人の方々とかわれる機会ができてよかったです。シノプシスという会社の雰囲気も体感できると思います。大学では経験することができない貴重な時間になると思うのでぜひ参加してみることをお勧めします。

**学生のレベルに合わせた教材で、実際の業務工程を通じて設計を行うという内容は他社にないです。**

今までは1人でコーディングすることが多く、あまり人と共有するということがなかったため、各フローごとにチームで共有することがとても新鮮でした。また、人に伝えるということの難しさを一番学びました。教材準備に加え当日の学生の面倒・後処理に至るまで、こんなにも社員の方が多くの時間を割いてくださる点が他と異なると思います。社員のメンターの方もいつでも親身に様々なフィードバックをいただける機会は貴重なので是非とも有意義に過ごしてください。



東京工業大学 H.Kさん

**ハードウェア設計に興味があれば自分の実力・知識等に関係なくシノプシスでのインターンシップをお勧めしま**

今回のインターンシップを通して、企業ではASICフロントエンドやIP設計がどのように行われているのかを体験して理解できたことが大きな収穫でした。インターンシップへ参加していなければ、この部分に関しては不透明なままであったと感じます。



慶應義塾大学

S.Sさん

**全体の構成が専門的実習を中心としているのが他社のインターンシップとの違いです。**

自分でコードを書き、FPGAを用いて実機動作の検証及びデバッグなどを実際に手を動かして行うことは、耳で聞いているだけでは知り得ない情報や発見があり、それを一流の技術者の方々の指導のもとで出来るというのは他社のインターンシップでは体験できないことだと感じました。



東京工業大学 N.Mさん

**自分の技術力を磨くことのできる貴重な体験です。**

世界レベルの企業の社員の方々の下で自分で設計した回路を実機検証まで行えたこと、設計のプロであるメンターの方々からVerilogの書き方レベルのかなり細かいところまでフィードバックを頂けたことは、大変貴重な体験であったと思います。そのような環境の中で日本各地の専門分野の近い学生と深く交流できることもまた、このインターンシップの魅力の一つです。是非この機会を大切にしてください。



東京大学 T.Iさん

**商用の論理回路設計および検証のフローを学び、実践できることが最大の魅力です。**

商品にできる品質の回路を作るために、仕様・設計・検証といった工程の役割を知り、実践することができます。仕様では抽象的なものから設計ができる具体的なものへと落としていき、設計では動作は当然ですがこの後の検証も考えておこないます。学校での授業における扱いに比して商用の場合では検証の重要さと難しさがよくわかります。また半導体に関連した論理合成やタイミング解析、IP、市場など様々な話をきけることも大きな魅力です。



九州工業大学  
H.Sさん