

シノプシスとザイリンクス、FPGA を用いた SoC プロトタイピングのための 業界初のメソドロジー・マニュアルの作成で協業

Design-for-Prototyping に即した業界の最良実例を収録

2011年3月2日 カリフォルニア州マウンテンビューならびにサンノゼ発 - 半導体設計・製造ツールならびに IP の世界的リーダーであるシノプシス (Synopsys, Inc., Nasdaq 上場コード:SNPS) と、プログラマブル・ロジック・デバイスのリーディング・カンパニーであるザイリンクス (Xilinx, Inc., Nasdaq 上場コード:XLNX) は本日、FPGA-Based Prototyping Methodology Manual (FPMM) を発刊したことを発表した。FPMM は、システムオンチップ (SoC) 開発にあたってのプロトタイピング・プラットフォームとして FPGA を活用する際の実践的なガイドラインを記した指南書である。FPMM は、BBC Research & Development 社、Design of System on Silicon (DS2) 社、Freescale Semiconductor 社、LSI 社、NVIDIA 社、STMicroelectronics 社、Texas Instruments (TI) 社の開発チームから提供された優れた設計検証の専門知識を文書化したもので、これまで FPGA ベースのプロトタイピングで活用され、複雑な ASIC/SoC の開発期間短縮を実現してきた実績を持つ専門技術の集大成である。

FPMM は、プロトタイピングで直面する課題やメリットを明確化し、SoC デザインを FPGA に実装するためのノウハウや、最終的にプロトタイプをソフトウェア早期開発やシステム・バリデーションに活用する手法についても解説するなど、FPGA ベース・プロトタイピングに必要となるあらゆる技術情報を網羅している。シノプシスとザイリンクスは、本書が、FPGA プロトタイピング促進のための技術交流サイト (<http://www.synopsys.com/fpmm>) に技術者が参加するきっかけになることを期待している。このサイトでは、プロトタイプ開発者たちが問題点を提起し、それに対する最良の解決策について意見交換をすることができる。

FPMM を共同執筆したシノプシスの Doug Amos と René Richter、ザイリンクスの Austin Lesea は、FPGA テクノロジーと FPGA ベース・プロトタイピングに精通したエキスパートである。著者は、SoC デザインはそもそも ASIC テクノロジーでの実装を前提にしたものであること、それゆえに単体もしくは複数の FPGA にデザインを実装してプロトタイピングを実施するには相応の課題が発生してくることを考慮し、初めてプロトタイピングに取り組む技術者のみならず、経験のある技術者やプロジェクト・リーダーにとっても有益な参考書となるよう工夫を凝らしている。

バーチャル・プロトタイピングや、カスタム・ボードの作成、既成の市販プロトタイピング・システムの採用など様々なプロトタイピング手法についての洞察に加えて、Design-for-Prototyping メソドロジーについても概説している。Design-for-Prototyping メソドロジーは、FPGA ベース・プロトタイピングを ASIC/SoC 開発プロジェクトにスムーズに取り込み、デザインのインプリメントをより迅速に完了してエンドユーザーに最短期間で提供するための手法である。この手法をバーチャル・プロトタイピングなどのシステムレベル設計ツールと組み合わせることにより、ソフトウェアの早期開発を実現でき、終盤でプロジェクト成否の鍵を握るハードウェア/ソフトウェア統合段階でも生産性向上のメリットを享受できる。

ザイリンクスのワールドワイド・マーケティング & ビジネス・デベロップメント担当上級副社長の Vincent Ratford は次のように語っている。「FPMM の刊行は、FPGA を使って ASIC 向けデザインをプロトタイプ化する際の

課題とそれに対するソリューションを一冊の本にまとめ上げた業界初の取組みであり、ASIC 設計者とプロトタイプ開発者にとって貴重な指針となるでしょう。大規模な論理回路を実装できる当社の FPGA デバイス Virtex®ファミリは、幅広いお客様に ASIC のプロトタイプングとしてご活用いただけてきました。28nm プロセスの Virtex-7 ファミリは、200 万のロジック・エレメントを実装できる最新デバイスで、今後も ASIC のプロトタイプングに貢献できるものと確信しております」

シノプシス マーケティング&ストラテジック・開発担当上級副社長の John Chilton は次のように述べている。「当社はこれまで長きに渡って、設計者に幅広く読まれ設計生産性向上に寄与してきた各種メソドロジー・マニュアルを刊行してまいりました。前述の業界のリーディング・カンパニー各社のご協力を得て展開した今回の当社とザイリンクス社の協業により、業界内で蓄積された最優良の実践手法を FPMM という一冊の本に集約することができました。FPMM は、こうした実践手法を業界の設計者の皆様が学ぶための道を開き、開発中のシステム全体のバリデーションを短期間で完了するための支援となるものです」

FPMM ならびに、その提供方法について

FPMM は、広範囲にわたるトピックを網羅した 15 章の本編と 2 つの巻末付録で構成され、実際に行われた開発事例も紹介している。このマニュアルの各章には、FPGA ベース・プロトタイプング・プロジェクトで直面する課題と対処が併記してまとめられている。また各章の内容は、それぞれのテーマで完結しているため、関連項目単位で参照する資料としても使い易いものとなっている。

Amazon.com 経由で購入する方法や、eBook 版の無償ダウンロードも含めた FPMM に関する詳細情報は、<http://www.synopsys.com/fpmm> より入手可能。また、Synopsys Press が発刊しているその他のメソドロジー・マニュアルや各種の書籍/雑誌に関する詳細情報は、<http://www.synopsys.com/synopsyspress> より入手可能。

シノプシスについて

Synopsys, Inc. は、電子設計自動化 (EDA) ソリューションの世界的リーダーであり、半導体の設計ならびに製造に用いられる各種のツール、設計資産 (IP)、サービスを全世界のエレクトロニクス関連企業に提供している。システムレベル HW/SW 設計検証、IP、HW インプリメント、HW 検証、HW 製造、FPGA 設計の各ソリューションで構成されるシノプシスの包括的な統合環境により、顧客企業が設計や製造段階で直面している重要な課題、すなわち消費電力や歩留まりの管理、システム設計段階からシリコン製造段階までを網羅する総合検証、開発期間の短縮といった課題を克服することが可能になる。各種テクノロジーを駆使したこれらのソリューションを活用する事により、顧客企業は、開発コストや開発リスクを削減しつつ最高の製品を迅速に市場投入することが可能となり、競争力を高めることができる。カリフォルニア州マウンテンビューに本社を置き、事業所は北米、ヨーロッパ、日本、アジア、インドなど 70 ヶ所。詳細な情報は、<http://www.synopsys.co.jp> より入手可能。

ザイリンクスについて

Xilinx, Inc. は、プログラマブル・プラットフォームのリーディング・プロバイダである。詳細な情報は、<http://japan.xilinx.com/>より入手可能。



###

Synopsys は、Synopsys, Inc.の登録商標です。
Xilinx、Virtex は、米国その他各国のザイリンクスの登録商標です。
その他の商標や登録商標は、それぞれの所有者の知的財産です。

<お問い合わせ先>

ザイリンクス株式会社 マーケティング本部 広報 竹腰 美優紀

TEL: 03-6744-7740

FAX: 03-5436-0532

日本シノプシス合同会社 フィールド・マーケティング・グループ 藤井 浩充

TEL: 03-5746-1780

FAX: 03-5746-1781