

Synopsys 御中

20周年おめでとうございます。

思い起こせば、富士通が CMOS G/A を世に出したのは 1979 年、当時は 3um プロセスで、ゲート規模は 3,900 ゲートでした。また論理入力はゲートレベルでネットリストを直接入れるか、シンボリエディターでのゲート入力でした。あれから四半世紀を経た現在は、プロセスは 65nm に、ゲート規模は 100Mゲートと格段の進歩を遂げています。また入力方法もビヘイビア記述、C level での機能記述で機能エントリーできるようになっています。

この間 EDA ツールの機能や性能は、コンピュータ自体の性能向上とあいまって飛躍的に向上してきており、ロジック半導体の進歩を支えてきました。そしてその中心にシノプシス社がいることは周知の事実です。同社の貢献なくして今のシステム LSI の世界はないと言っても過言ではありません。最近でもシノプシス社はその進化を止めず、業界標準の論理合成ツールである'Design Compiler'ファミリーに加えて、弊社もサポートさせていただいていますが、論理合成と自動配置を統合した統合ツール'Physical Compiler'を発表するなど、どんどん真価を発揮しています。富士通としては今後は設計課題の中でも、とりわけ歩留りの改善にも貢献を期待しています。

シノプシス社と富士通は意外なところでも繋がっており、確か日本シノプシス株式会社の初代社長は弊社出身と記憶しています。"一発完動"をシステム LSI 事業の中核に置く富士通の半導体にとってはシノプシス社とのパートナーシップを築くことの重要性はさらに増しています。同社の技術、サポートなくして弊社とお客様の System LSI さらには System の"一発完動"はありえません。

共に今後も発展していきましょう。

富士通株式会社
経営執行役常務
電子デバイスビジネスグループ長
兼電子デバイス事業本部長

藤井 滋